

明 細 書

パルス発生回路

技術分野

[0001] 本発明は、正極性のパルスと負極性のパルスとを連続して出力するパルス発生回路に関する。

背景技術

[0002] 近時、高電圧パルスの放電によるプラズマにより、脱臭、殺菌、成膜、有害ガスの分解等を行う技術が適応されるようになってきたが(例えば特許文献1及び非特許文献1参照)、プラズマによる処理を効率よく行うためには、高電圧の極めて幅の狭いパルスを供給することが必要であることがわかつてきている(例えば非特許文献2参照)。

特許文献1:特許第2649340号公報(第8欄第3行ー第41行)

非特許文献1:応用物理, 第61巻, 第10号, 1992, p. 1039ー1043, 「高電圧パルス放電化学気相成長法によるアモルファスシリコン系薄膜の作製」

非特許文献2:IEEE TRANSACTION ON PLASMIC SCIENCE, VOL.28, NO.2, APRIL 2000, p.434ー442, 「Improvement of NO_x Removal Efficiency Using Short-Width Pulsed Power」

発明の開示

発明が解決しようとする課題

[0003] ところで、電界を変化させて、電子を加速することによってプラズマを発生するため用いられるパルス電源では、低電圧によって高い電位差を発生させるために、極性が逆のパルス、すなわち、正極性のパルスと負極性のパルスを連続して出力する方式が採用されている。

[0004] この方式による従来のパルス発生回路100は、例えば図6に示すように、直流電源102と、該直流電源102の両端に直列接続された第1のスイッチ104及び第2のスイッチ106と、前記直流電源102の両端に直列接続された第3のスイッチ108及び第4のスイッチ110と、第1のスイッチ104と第2のスイッチ106との接点a1と第3のスイッチ108及び第4のスイッチ110との接点a2との間に1次巻線112が接続されたトラン

ス114とを有する。つまり、ブリッジ構成となっている。出力電圧Voutはトランス114の2次巻線116の両端から取り出されるようになっている。

[0005] そして、例えば第2のスイッチ106と第3のスイッチ108をオンすることで、図7に示すように、2次巻線116の両端からは負極性のパルス118が出力され、第2のスイッチ106と第3のスイッチ108をオフすると共に、第1のスイッチ104と第4のスイッチ110をターンオンすることで、2次巻線116の両端からは正極性のパルス120が出力されることになる。

[0006] しかし、この従来例に係るパルス発生回路100は、ブリッジを組むことから、4つのスイッチ104、106、108及び110を使用する必要があり、部品点数が多くなるという不都合がある。

[0007] また、従来例に係るパルス発生回路100においては、第2のスイッチ106と第3のスイッチ108をオフする時点と、第1のスイッチ104と第4のスイッチ110をオンする時点との間にデッドタイムTdを設ける必要があり、例えば負極性パルス118から正極性パルス120に変化する際ににおいて急峻な電圧変化を得ることができないという問題がある。

[0008] 本発明はこのような課題を考慮してなされたものであり、部品点数の削減を有効に図ることができると共に、パルス波形の切り換え時において急峻な電圧変化を得ることができるパルス発生回路を提供することを目的とする。

課題を解決するための手段

[0009] 本発明に係るパルス発生回路は、正極性のパルスと負極性のパルスとを連続して出力するパルス発生回路において、直流電源の両端に直列接続されたトランスと1つのスイッチとを有し、前記トランスの2次巻線の両端から出力が取り出されることを特徴とする。スイッチとしては、例えば半導体スイッチが好適に使用される。

[0010] この場合、前記スイッチがオンとなっている期間に、前記正極性のパルスと前記負極性のパルスのうち、いずれかのパルスが出力され、前記スイッチがオフすることにより発生する誘導起電力による逆極性のパルスが出力される。

[0011] このように、本発明では、正極性のパルス又は負極性のパルスから逆極性のパルスへの切り換え動作を1つのスイッチで行うことから、部品点数を大幅に低減させること

ができ、しかも、切り換え時点においてデッドタイムを設ける必要がない。従って、パルス波形の切り換え時において急峻な電圧変化を得ることができる。

[0012] また、前記直流電源の電源電圧をV、前記トランスの巻数比をn、1次インダクタンス値をL1、前記トランスの1次巻線を流れる電流の遮断速度を(di/dt)としたとき、前記スイッチがオンとなっている期間に出力されるパルスのパルス電圧は、 nV で決定され、前記逆極性のパルスのパルス電圧は、 $nL1 (di/dt)$ で決定されることとなる。

[0013] この場合、正極性のパルス又は負極性のパルスの積分値と逆極性のパルスの積分値がほぼ同じになることから、トランスでの残留磁束をほぼリセットすることができ、トランスの小型化を図ることができる。

[0014] そして、前記構成において、前記スイッチに対して並列に接続されたコンデンサを有するようにしてもよい。これにより、スイッチを例えば半導体スイッチとした場合の動作責務を軽減することができ、半導体スイッチのスイッチング損失の低減や電流遮断耐量の向上を図ることができる。特に、電流遮断耐量の向上は、パルス発生回路をパルス電源とした場合の大容量化につながる。

[0015] また、半導体スイッチが高速に、もしくは大電流を遮断した場合に、前記トランスにおける1次巻線の励磁インダクタンスによる大きなサージ電圧が半導体スイッチに加わることになるが、前記コンデンサを接続することで、前記サージ電圧を抑えることができ、半導体スイッチの信頼性の向上を図ることができる。

[0016] しかも、使用する半導体スイッチによっては、ターンオフ時の電圧上昇率(dv/dt)をあまり高くできない場合があるが、前記コンデンサを接続することで、使用する半導体スイッチの許容可能なレベルの電圧上昇率(dv/dt)まで、前記コンデンサの容量で調整することができる。

[0017] なお、前記コンデンサを接続した場合においては、コンデンサに残ったエネルギーの多くは直流電源に回生されることから、前記コンデンサを接続することによる効率低下は少ない。

[0018] また、前記構成において、前記2次巻線の両端に容量性負荷が接続されている場合に、前記スイッチに対して並列に、且つ、逆方向に接続されたダイオードを有するようにしてもよい。この場合、前記トランスでの残存エネルギー、例えばトランスの2次

巻線の両端に接続された負荷の余分なエネルギー(使われないエネルギー)を直流電源に戻す動作が行われ、パルス発生回路をパルス電源とした場合の高効率化に寄与する。

[0019] 以上説明したように、本発明に係るパルス発生回路によれば、部品点数の削減を有効に図ることができると共に、パルス波形の切り換え時において急峻な電圧変化を得ることができる。

図面の簡単な説明

[0020] [図1]図1は、本実施の形態に係るパルス発生回路を示す回路図である。

[図2]図2Aー図2Cは、第1の実施の形態に係るパルス発生回路の回路動作を示す波形図である。

[図3]図3は、第1の変形例に係るパルス発生回路を示す回路図である。

[図4]図4は、第2の変形例に係るパルス発生回路を示す回路図である。

[図5]図5は、第3の変形例に係るパルス発生回路を示す回路図である。

[図6]図6は、従来例に係るパルス発生回路を示す回路図である。

[図7]図7は、従来例に係るパルス発生回路の出力電圧を示す波形図である。

発明を実施するための最良の形態

[0021] 以下、本発明に係るパルス発生回路の実施の形態例を図1ー図5を参照しながら説明する。

[0022] 本実施の形態に係るパルス発生回路10は、図1に示すように、直流電源12(電源電圧=V)と、該直流電源12の両端に直列接続されたトランジスタ14と1つのスイッチ16とを有し、トランジスタ14の2次巻線18の両端から出力が取り出されるようになっている。2次巻線18の両端には、図1に示すように、抵抗負荷20が接続されたり、図5に示すように、容量性負荷30が接続される。

[0023] ここで、本実施の形態に係るパルス発生回路10の回路動作、特に、2次巻線18に抵抗負荷20を接続した場合の回路動作について、図1の回路図と図2Aー図2Cの動作波形図とを参照しながら説明する。

[0024] まず、時点t0において、スイッチ16をオンにすると、トランジスタ14に直流電源12の電圧Vとほぼ同じ電圧が印加され、トランジスタ14の1次インダクタンスをL1としたとき、図2

Aに示すように、トランス14の1次巻線22に流れる電流I1は勾配(V/L_1)で時間の経過に伴って直線状に増加する。

[0025] そして、スイッチ16がオンとなっている期間 T_{on} において、2次巻線18の両端には、一定の負極性の電圧(負極性のパルスP1)が outputされる。直流電源12の電源電圧をV、トランス14の巻数比(2次巻線18の巻線数 n_2 ／1次巻線22の巻線数 n_1)をnとしたとき、2次巻線18の両端に現れる出力電圧 V_2 のレベルは $-nV$ である($V_2 = -nV$)。この期間 T_{on} においては、2次巻線18に流れる電流 I_2 の波形も負極性のパルスP1に準じた波形となる(図2B参照)。

[0026] その後、時点 t_1 において、スイッチ16をオフにすると、抵抗負荷20への放電が開始される。すなわち、トランス14に発生する誘導起電力によって出力電圧 V_2 が急峻に上昇し、正電圧値をピークとする逆極性(正極性)の電圧(正極性のパルスP2)が outputされる。理想的には、スイッチ16をオフにした時点で出力電圧 V_2 がピーク値になることだが、トランス14の励磁インダクタンスによって、2次巻線18に流れる電流 I_2 の立ち上がりがわずかに緩くなるため、これに応じて、出力電圧 V_2 のピークもスイッチ16のオフ時点 t_1 よりもわずかに遅い時点 t_2 で生じることになる。しかし、スイッチ16がオフとなった時点 t_1 から出力電圧 V_2 がピーク値になる時点 t_2 までのわずかの期間 T_n において、出力電圧 V_2 は、負極性の電圧値から正極性の電圧値(ピーク値)に向けて急峻に立ち上がることになるため、上述したタイムラグ(期間 T_n)はほとんど無視できる程度である。

[0027] 出力電圧 V_2 のピーク値、すなわち、正極性のパルスP2のピーク値は、トランス14の巻数比をn、トランス14の1次インダクタンスを L_1 、トランス14の1次巻線22を流れる電流I1の遮断速度を(di/dt)としたとき、 $nL_1 (di/dt)$ である。なお、出力電圧 V_2 は、ピークの時点 t_2 を過ぎると、抵抗負荷20においてエネルギーが消費されることから、徐々に減衰し、スイッチ16がオフとなっている期間 T_{off} の時点 t_3 で基準レベル(0V)になる。このとき、負極性のパルスP1の積分値と正極性のパルスP2の積分値がほぼ同じになるように、出力電圧 V_2 が減衰することとなる。

[0028] このように、本実施の形態に係るパルス発生回路10は、直流電源12の両端に直列接続されたトランス14と1つのスイッチ16とを有し、トランス14の2次巻線18の両端か

ら出力(出力電圧V2)を取り出すようにしたので、スイッチ16がオンとなっている期間Tonに、負極性のパルスP1が出力され、前記スイッチ16がオフすることによってトランス14に発生する誘導起電力により、逆極性のパルス(正極性のパルス)P2が出力される。

- [0029] つまり、本実施の形態では、負極性のパルスP1から正極性のパルスP2への切り換え動作を1つのスイッチ16で行うことから、部品点数を大幅に低減させることができ、しかも、切り換え時点においてデッドタイムを設ける必要がない。従って、パルス波形の切り換え時において急峻な電圧変化を得ることができる。
- [0030] この場合、負極性のパルスP1の積分値と正極性のパルスP2の積分値がほぼ同じになることから、トランス14での残留磁束をほぼリセットすることができ、トランス14の小型化を図ることができる。
- [0031] 次に、本実施の形態に係るパルス発生回路10のいくつかの変形例について図3ー図5を参照しながら説明する。
- [0032] まず、第1の変形例に係るパルス発生回路10aは、図3に示すように、スイッチ16に並列に上端クランプ回路24を接続した点で異なる。この場合、クランプ回路24のクランプ電圧Vcを例えばnV1にすることによって、負極性のパルスP1と正極性のパルスP2が共に、絶対値がほぼ同じで、且つ、ほぼ矩形状のパルスを得ることができる。
- [0033] 第2の変形例に係るパルス発生回路10bは、図4に示すように、スイッチ16に並列にコンデンサ26を接続した点で異なる。これは、スイッチ16として、例えばSIサイリスタ等の半導体スイッチ28を用いた場合に好適である。
- [0034] すなわち、半導体スイッチ28をターンオフに移行させる場合、半導体スイッチ28のアノード端子からカソード端子に流れていた電流が、アノード端子からゲート端子に転流し、半導体スイッチ28の内部に残留する電荷がゲートから引き抜かれ、半導体スイッチ28がターンオフに移行することになる。このとき、半導体スイッチ28に流れている電流が、コンデンサ26の経路に転流し、これにより、半導体スイッチ28の動作責務が軽減されることになる。
- [0035] その結果、半導体スイッチ28のスイッチング損失の低減や電流遮断耐量の向上を図ることができる。特に、電流遮断耐量の向上は、パルス発生回路10bをパルス電源

とした場合の大容量化につながる。

[0036] また、半導体スイッチ28が高速に、もしくは大電流を遮断した場合に、トランス14の励磁インダクタンスによる大きなサージ電圧が半導体スイッチ28に加わることになるが、半導体スイッチ28に対してコンデンサ26を並列に接続することで、前記サージ電圧を抑えることができ、半導体スイッチ28の信頼性の向上を図ることができる。

[0037] しかも、使用する半導体スイッチ28によっては、ターンオフ時の電圧上昇率(dv/dt)をあまり高くできない場合があるが、前記コンデンサ26を接続することで、使用する半導体スイッチ28の許容可能なレベルの電圧上昇率(dv/dt)まで、前記コンデンサ26の容量で調整することができる。

[0038] なお、前記コンデンサ26を接続した場合においては、コンデンサ26に残ったエネルギーの多くは直流電源12に回生されることから、コンデンサ26を接続することによる効率低下は少ない。

[0039] 図4の例では、半導体スイッチ28に対してコンデンサ26を並列に接続した例を示したが、コンデンサ26として、半導体スイッチ28に寄生する容量成分で兼用するようにしてもよい。この場合、コンデンサ26の接続を省略することができ、上述のような高性能のパルス発生回路10bの小型化を実現することができる。

[0040] 次に、第3の変形例に係るパルス発生回路10cは、図5に示すように、2次巻線18の両端に例えば放電ギャップ等の容量性負荷30が接続されている点と、スイッチ16に対して並列に、且つ、逆方向にダイオード32が接続されている点で異なる。この場合も、スイッチ16として、例えばSIサイリスタ等の半導体スイッチ28を用いた場合に好適である。

[0041] すなわち、半導体スイッチ28がターンオフすることによって、トランス14の1次巻線22に流れている電流がトランス14を介して容量性負荷30に転流する。このとき、2次巻線18の両端に大きなパルス電圧が発生し、容量性負荷30において放電が発生することになる。

[0042] このとき、半導体スイッチ28には、寄生する容量成分が存在するため、転流する電流はすべて容量性負荷30に流れるわけではなく、半導体スイッチ28の寄生容量の充電のために電流が流れる。

[0043] 容量性負荷30での放電によってエネルギーは消費されるが、すべてが消費されなかつたり、放電が起こらずにエネルギーが多く残留することがある。

[0044] この場合、残った電荷がトランス14の励磁インダクタンスを介して放出され(トランス14の1次巻線22に電流が流れ)、再度1次巻線22にエネルギーが移動する。

[0045] このエネルギーの移動によって、容量性負荷30に蓄積されていた電荷がなくなり、エネルギーが1次巻線22に移動し終わると、2つの経路(第1及び第2の経路34及び36)で電流が流れることとなる。第1の経路34は、もう一度容量性負荷30へ向かう経路であり、第2の経路36は、直流電源12、ダイオード32、1次巻線22を結ぶ経路である。

[0046] ただし、このとき、トランス14で発生する電圧は、直流電源12とダイオード32で生ずる電圧でクランプされ、電流の多くは第2の経路36に流れる。この第2の経路36を通じての電流の流れは、直流電源12にエネルギーを回生する動作になる。

[0047] つまり、容量性負荷30の余分なエネルギー(使われないエネルギー)を直流電源12に戻すという動作ということになり、直流電源12の高効率化に寄与する。

[0048] また、実際上、ダイオード32がないと、再度、トランス14の励磁インダクタンスと容量性負荷30で共振が生じ、結果的に、半導体スイッチ28に耐圧を超える逆電圧が印加されるおそれがある。従って、2次巻線18の両端に容量性負荷30を接続する場合は、励磁インダクタンスのエネルギーの処理のためにも、この第3の変形例のように、半導体スイッチ28に対して並列にダイオード32を接続することが望ましい。

[0049] なお、本発明に係るパルス発生回路は、上述の実施の形態に限らず、本発明の要旨を逸脱することなく、種々の構成を採り得ることはもちろんである。

請求の範囲

[1] 正極性のパルスと負極性のパルスとを連続して出力するパルス発生回路において、
直流電源(12)の両端に直列接続されたトランス(14)と1つのスイッチ(16)とを有し、
前記トランス(14)の2次巻線(18)の両端から出力が取り出されることを特徴とする
パルス発生回路。

[2] 請求項1記載のパルス発生回路において、
前記スイッチ(16)がオンとなっている期間に、前記正極性のパルスと前記負極性
のパルスのうち、いずれかのパルスが output され、
前記スイッチ(16)がオフすることにより発生する誘導起電力による逆極性のパルス
が output されることを特徴とするパルス発生回路。

[3] 請求項2記載のパルス発生回路において、
前記直流電源(12)の電源電圧をV、前記トランス(14)の巻数比をn、1次インダク
タンス値をL1、前記トランス(14)の1次巻線(22)を流れる電流の遮断速度を(di/dt)
としたとき、
前記スイッチ(16)がオンとなっている期間に出力されるパルスのパルス電圧は、 nV で決定され、
前記逆極性のパルスのパルス電圧は、 $nL1(di/dt)$ で決定されることを特徴とする
パルス発生回路。

[4] 請求項1～3のいずれか1項に記載のパルス発生回路において、
前記スイッチ(16)に対して並列に接続されたコンデンサ(26)を有することを特徴と
するパルス発生回路。

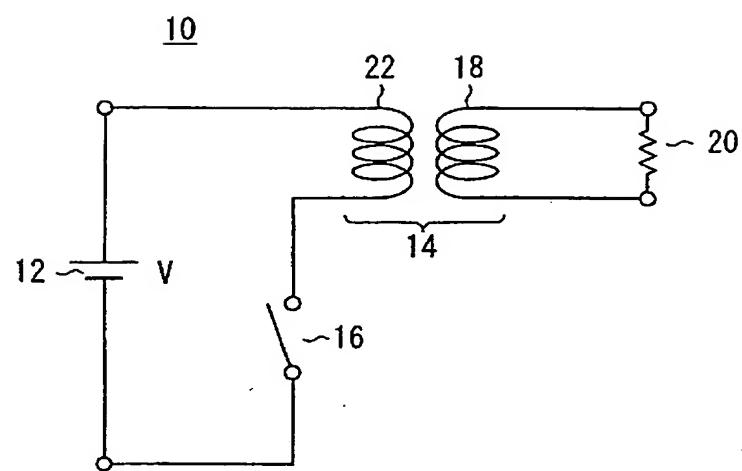
[5] 請求項1～4のいずれか1項に記載のパルス発生回路において、
前記2次巻線(18)の両端に容量性負荷(30)が接続されている場合に、
前記スイッチ(16)に対して並列に、且つ、逆方向に接続されたダイオード(32)を
有することを特徴とするパルス発生回路。

[6] 請求項1～5のいずれか1項に記載のパルス発生回路において、

前記スイッチ(16)は、半導体スイッチであることを特徴とするパルス発生回路。

[図1]

FIG. 1



[図2]

FIG. 2A

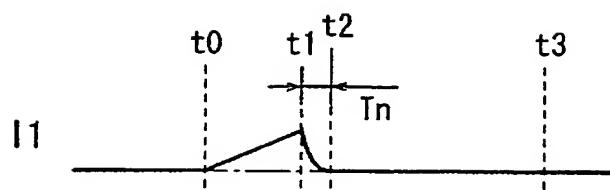


FIG. 2B

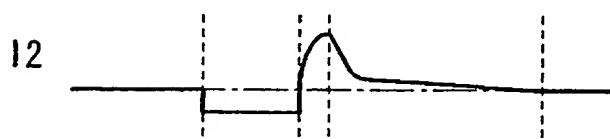
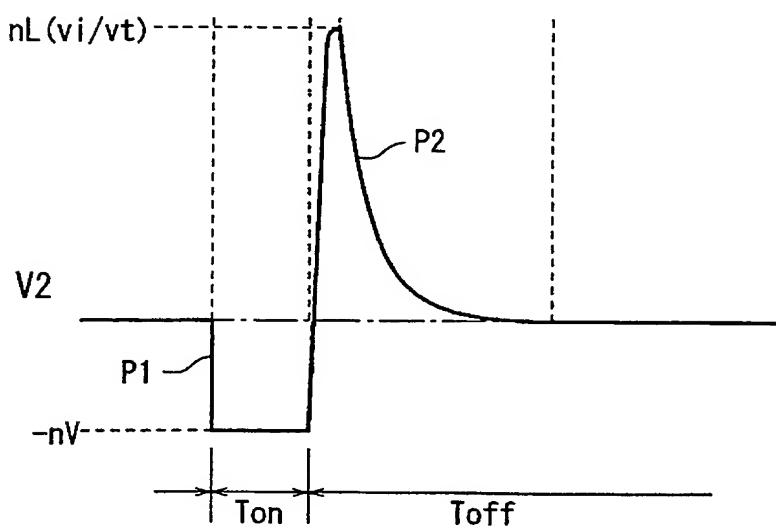
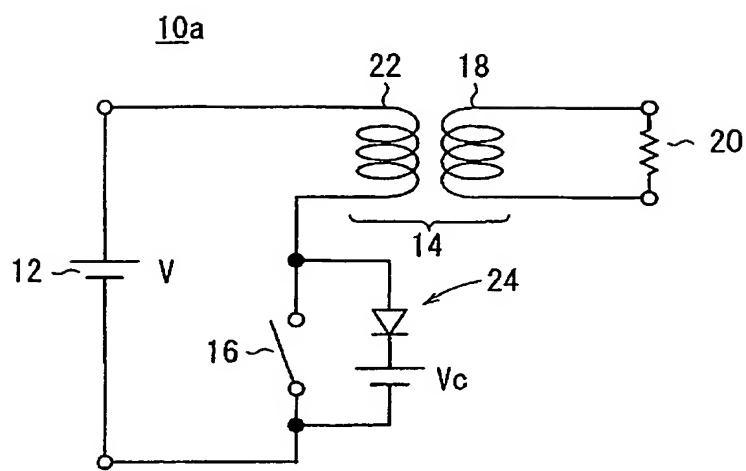


FIG. 2C



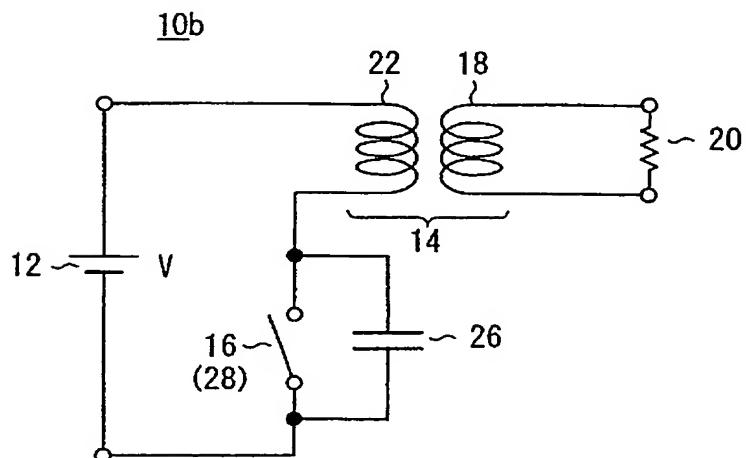
[図3]

FIG. 3



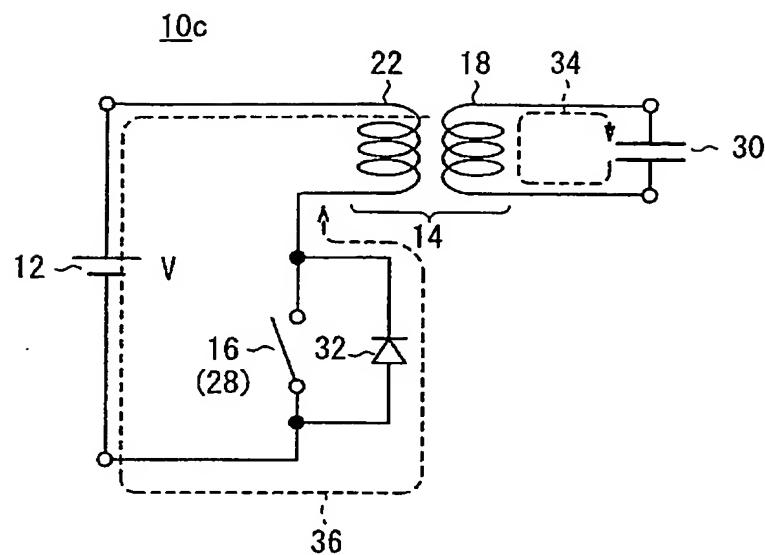
[図4]

FIG. 4



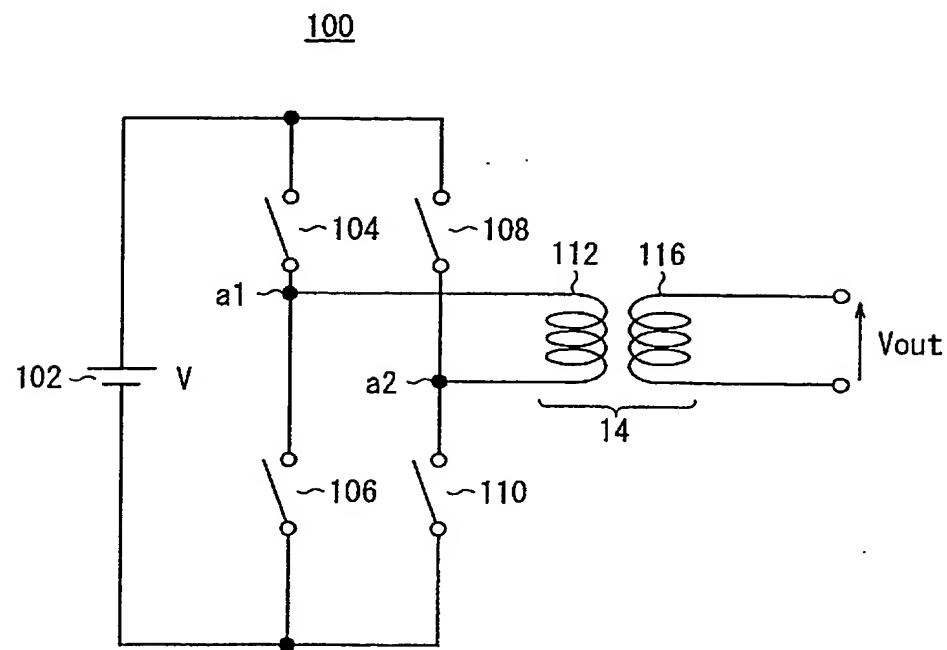
[図5]

FIG. 5



[図6]

FIG. 6



[図7]

FIG. 7

